

Adresse	Laboratoire Hubert Curien, 18 rue B. Lauras, 42000 Saint-Etienne	Situation familiale	Marié, 2 enfants.
Téléphone	04 77 91 57 92	E-mail	lilian.bossuet@univ-st-etienne.fr
Nationalité	Français	Date de naissance	23 octobre 1975, Angoulême



Fonction actuelle

Depuis septembre 2017	<p>Professeur à l'Université Jean-Monnet de Saint-Etienne</p> <ul style="list-style-type: none"> - Chercheur au Laboratoire Hubert Curien, UMR CNRS 5516 - Chercheur à mi-temps au CNRS (délégation) (2017-2018) - Directeur du département Informatique Télécom & Image Membres du département : 50 enseignants-chercheurs, 2 ingénieurs, 70 doctorants/post-doctorants (en moyenne) - Responsable de l'équipe « Systèmes Embarqués Sécurisés et Architectures Matérielles » Membres de l'équipe : 6 enseignants-chercheurs, 1 ingénieur, 10 doctorants/post-doctorants (en moyenne) - Enseignant à l'école d'ingénieurs Telecom Saint-Etienne (école associée à l'Institut Mines-Telecom)
--------------------------	--

Expériences professionnelles

2010 - 2017	<p>Maître de conférences à l'Université Jean-Monnet de Saint-Etienne</p> <ul style="list-style-type: none"> - Chercheur au Laboratoire Hubert Curien, UMR CNRS 5516 - Chercheur à mi-temps au CNRS (délégation) (2015-2017) - Chaire d'excellence CNRS-Université en cryptographie appliquée et sécurité des systèmes embarqués (2010-2015) - Enseignant à l'école d'ingénieurs Telecom Saint-Etienne
2005 - 2010	<p>Maître de conférences à l'Institut Polytechnique de Bordeaux</p> <ul style="list-style-type: none"> - Chercheur au laboratoire IMS UMR CNRS 5218 - Enseignant à l'école d'ingénieurs ENSEIRB-MATMECA - Fondateur et Directeur du département Systèmes Electroniques Embarqués de l'ENSEIRB-MATMECA (de 2008 à 2010)
Juin-sept. 2005	Chercheur invité à l'Université du Massachusetts, Amherst, USA
2004 – 2005	Attaché temporaire d'enseignement et de recherche à l'Université de Bretagne Sud, Lorient
Juin-sept. 2003	Séjour de recherche à l'Université du Massachusetts, Amherst, USA
2001 – 2004	Doctorant, allocataire moniteur normalien, au laboratoire Lab-STICC UMR CNRS 6285, Université de Bretagne Sud, Lorient
2000 - 2001	Enseignant vacataire à l'IUT GEII de l'Université de Rennes

Formation et diplômes

2010	Habilitation à Diriger des Recherches – spécialité électronique, Université de Bordeaux
2004	Doctorat en Sciences et Sciences de l'Ingénieur – spécialité électronique, Université de Bretagne Sud, Lorient Mention Très Honorable avec les félicitations du jury
2001	DEA Electronique – option conception et architecture des circuits intégrés, INSA Rennes Major de promotion, Mention Très bien
2000	Agrégation Génie Electrique – option électronique, Ecole Normale Supérieure (ENS) de Cachan Major de promotion, Rang 1 ^{er} au concours de l'agrégation
1999	Diplôme d'ingénieur en électronique ENSEA, Cergy-Pontoise Major de promotion de la spécialité automatique et électronique industrielle de 3 ^{ème} année

Compétences

Scientifiques	<p>Mes recherches ont pour domaine d'application la conception de systèmes embarqués, la sécurité matérielle (des données, du système et de la conception), les architectures reconfigurables et la conception conjointe logicielle-matérielle. Ces dernières années mes principales contributions ont porté sur la sécurisation de la configuration des FPGA, la conception de crypto-processeurs sécurisés et de systèmes multi-cryptoprocresseur, l'utilisation du canal électromagnétique pour l'attaques des générateurs de nombres aléatoires, la conception et la caractérisation de fonctions physiques non clonables (PUF), les contremesures aux attaques par canaux cachés, la protection des IP matérielles, la lutte contre la contrefaçon et la copie de circuits-intégrés.</p> <p>J'ai aussi des contributions dans le domaine de la conception d'architectures reconfigurables, dans le domaine de la réduction et de la compensation d'erreurs des convertisseurs analogique-numérique et dans le l'électronique durable.</p>
Management de projets	<p>Coordinateur du projet ANR-FRAE Jeune Chercheur SALWARE avec un co-financement ARC6 Région Rhône-Alpes</p> <p>Responsable local de projets actuels/récents : ANR TSUNAMY, ANR EMAISeCi, EIT IAMIT, IMT SCALA, H2020 HECTOR (co-responsable), FUI TEEVA, FUI PILAS</p>

Financements	<p>Expériences fortes de recherche de financements : Europe H2020, EIT, ANR, FRAE, Institut Telecom, ANRT, FUI, Région Rhône-Alpes</p> <p>Financements obtenus de 2010 à 2017 : supérieurs à 2.3 M€</p>
Encadrements	5 post-docs, 12 doctorants, 19 stagiaires Master/Ingénieur, 23 participations à des jurys de thèse dont 9 comme rapporteur
Collaborations industrielles	<ul style="list-style-type: none"> - Internationales : STMicroelectronics (Italie), Deutsche Telekom (Allemagne), Ericsson (Suède), Brightsight (CESTI, Hollande), Technikon (PME, Autriche), Micronic (PME, Slovaquie) - Nationales : GEMALTO, Sagem Identity & Security, STMicroelectronics, THALES Communications & Security, THALES Avionics, Orange Lab, DGA, CEA, SAFT, NXP, Serma Safety & Security, Dolphin Integration, Alphanov, Netheos (PME), Fly-n-Sens (Start-up), Algodone (Start-up)
Collaborations Universitaires Internationales	<ul style="list-style-type: none"> - USA : Univ. of Massachusetts, Univ. George Mason, Kennesaw State Univ., Southern Polytechnic State Univ. - EU : Swedish Institute of Computer Science, TU Berlin, TU Munich, TU Graz, KU Leuven - Autres : Indian Statistical Institute Kolkata (Inde), UFRGS (Brésil), SUP'COM Tunis (Tunisie)
Expertises pour l'ANR	Projet de recherche collaborative – International (PRCI) Défi DS07 – Société de l'information et de la communication, 2015, Ingénierie Numérique et Sécurité, 2013, Emergence de produits, technologies ou services à fort potentiel de valorisation, 2012, Appel à projets Blancs, 2010, Systèmes Embarqués et Grandes Infrastructures, 2009 et 2008, Jeunes Chercheurs, 2008 & 2017, Sciences et technologies de l'information et de la communication, Architectures du Futur, 2006.
Participations à des réseaux scientifiques	<ul style="list-style-type: none"> - Responsable de la thématique 2/5 « Trustworthy Manufacturing of Secure Devices » du réseau d'excellence européen (COST ACTION) TRUDEVICE « Trustworthy Manufacturing and Utilization of Secure Devices », http://trudevice.com/ depuis janvier 2013. - Responsable de l'axe 3/4 « confiance matérielle » et membre du comité de pilotage du GDR SoC². - Co-animateur du groupe de travail « sécurité matériel » et membre du comité de pilotage du GDR Sécurité. - Membre du comité de pilotage de l'action « sécurité numérique » du programme IDEFI CNFM FINMINA « Formation INovantes en Microelectronique et NANotechnologies ».
Responsabilités administratives	<ul style="list-style-type: none"> - Membre du Conseil d'Administration de l'Université Jean Monnet de Saint-Etienne de 2015 à 2017 - Membre du Conseil Scientifique et de Direction et du bureau de Direction du Laboratoire Hubert Curien depuis 2015 - Responsable pour Telecom Saint-Etienne du parcours Electronique et Systèmes Embarqués du Master mention Electronique Electrotechnique Automatique et Procédés (Master EEAP - INSA Lyon, Ecole Centrale Lyon, Université Lyon 1, CPE, Telecom Saint-Etienne), depuis 2011 - Responsable « Définition et Evolution du Programme de la thématique Electronique » à Telecom Saint-Etienne depuis 2010 - Membre du conseil de direction de l'ENSEIRB-MATMECA, membre invité du conseil d'école et de la commission recherche de l'ENSEIRB-MATMECA de 2009 à 2010 - Membre élu au conseil scientifique de l'ENSEIRB de 2006 à 2009 - Membre élu de la commission de spécialistes (recrutement) de l'Université de Bordeaux de 2006 à 2008 - Membre élu au conseil scientifique de l'Université de Bretagne Sud de 2001 à 2003
Publications	<ul style="list-style-type: none"> - 24 articles de revues internationales dont ACM Computing Surveys, ACM Trans. on Reconfigurable Technology and Systems, IEEE. Trans. on Forensic and Security, IEEE Trans. on VLSI, IEEE Trans. on Computer Aided Design, IEEE Trans. on Instrumentation and Measurement, Springer Design Automation for Embedded System, ELSEVIER Microprocessors and Microsystems, IET Computers and Digital techniques, Shaker-Verlag Trans. on Systems, Signals and Devices, EURASIP Journal of Embedded System, Inderscience Publishers Intern. Journal of Embedded System - 65 articles de conférences internationales avec actes, 7 chapitres de livre (Kluwer, IET, Wiley, Hermes), 14 conférences invitées, 1 keynote, 1 tutorial, 5 articles dans des revues nationales, 16 articles de conférences nationales
Prix et reconnaissance	<ul style="list-style-type: none"> - Grand Prix de l'Electronique Général Ferrié (2016) - Membre Senior de l'IEEE (2015) - Prix d'Excellence de l'Enseignement Supérieur de Saint-Etienne Métropole (2011) - Prime d'excellence scientifique (PES, 2011/2016) - Prime d'encadrement doctorale (PEDR 2006/2010)

- Membre du **comité de programme des journées SEmba** (Systèmes Embarqués) de la région Rhône-Alpes (dans le cadre des « Projets d'Action d'Animation Scientifique » ARC6 et ARC7).
- **Program Chair** du Workshop on Trustworthy Manufacturing and Utilization of Secure Devices (TRUDEVICE) 2015 conjoint à la conférence DATE 2015 et **Editeur en chef** d'un numéro spécial de la revue ELSEVIER Microprocessors and Microsystems sur le thème : Trustworthy Manufacturing and Utilization of Secure Devices
 - Membre du **comité de programme** des conférences Internationales : International Conference on Security, Privacy and Applied Cryptographic Engineering (SPACE), Workshop on Reconfigurable Communication Centric Systems-on-Chip (ReCoSoC), International Workshop on cryptographic Architectures Embedded in Reconfigurable Devices (CryptArchi), Workshop on Trustworthy Manufacturing and Utilization of Secure Devices (TRUDEVICE), Training School on TRUDEVICE.
- **Organisation de 5 sessions spéciales** : « Special Session on IP Protection » IEEE Computer Society Annual Symposium on VLSI 2015, « Special Session on Hardware-based Security » IEEE International NEWCAS Conference 2011, « Reconfigurable Computing in Education » International Workshop on Reconfigurable Communication Centric Systems-on-Chip, ReCoSoC 2011, « Security Evaluation and Protection of Cryptographic Devices » IEEE Signals, Circuits and Systems, SCS 2009, « Digital System » IEEE International Conference on Electronics, Circuits and Systems, ICECS 2006.
- **Organisation de 5 journées scientifiques pour le GDR SoC-SiP** : « TRNG & PUF » 05/2016, « Injection de fautes dans les circuits intégrés » 06/2015, « Attaques sur canaux cachés – évolutions du domaine » 12/2014, « Fiabilité et sécurité des FPGA » 11/2014, « La sécurité pour RFID et NFC » 11/2013, « Contrefaçon de circuits intégrés, PUF et Trojan » 11/2012.
- Participations au **comité de lecture de l'éditeur international** Wiley and Sons (Electrical and computer Engineering).